

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-153435

(43)Date of publication of application : 18.06.1993

(51)Int.Cl. H04N 5/202

(21)Application number : 03-316590

(71)Applicant : TOSHIBA CORP
TOSHIBA AVE CORP

(22)Date of filing : 29.11.1991

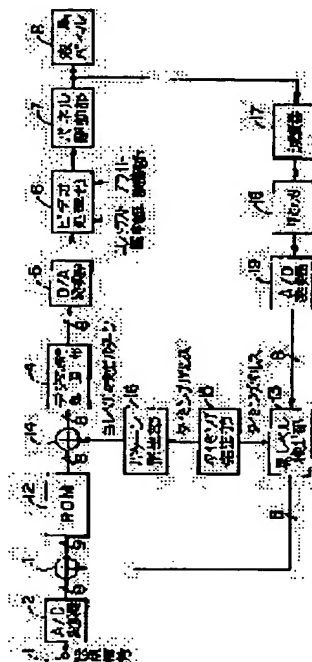
(72)Inventor : MURAMATSU MASAHIRO

(54) GAMMA CORRECTION CIRCUIT

(57)Abstract:

PURPOSE: To obtain an accurate gamma correction characteristic without remarkable increase in the circuit scale.

CONSTITUTION: A ROM 12 outputs correction data by taking the brightness characteristic of a liquid crystal panel and the gamma correction of the sender side into account. An adder 14 adds a black level detection pattern to an output of the ROM 12 and gives the result to a video processing section 6 via a D/A converter 5. A video processing section 6 adjusts the brightness of an inputted video signal and outputs the result to a panel drive section 7. A limiter 18 limits an output of the panel drive section 7 up to a dynamic range of the video signal and gives the result to a black level detection section 13 to obtain an increase in the black level by the brightness adjustment. An adder 11 adds data representing the increase to data of the video signal to designate an address of the ROM 12. Thus, the correction data from the ROM 12 is based on a real drive area of the liquid crystal panel. The output from the ROM 12 is formed by 8-bits of the dynamic range of the video signal to suppress the increase in the circuit scale.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

【特許請求の範囲】

【請求項1】 映像信号に所定レベルの検出パターンを重畳する検出パターン重畳手段と、

この検出パターン重畳手段からの映像信号の直流レベルを調整して液晶パネルに供給するビデオ処理手段と、

このビデオ処理手段からの映像信号に含まれる前記検出パターンを検出して前記液晶パネルの駆動領域を検出し検出結果のデータ列を出力する検出手段と、

前記液晶パネルの輝度特性に対する補正及び陰極線管のガンマ補正に対する逆補正を行うための補正データを記憶し入力映像信号のデータ列と前記検出結果のデータ列とを加算したデータ列によってアドレスが指定されて前記入力映像信号のデータ列に基づくビット数の前記補正データを前記検出パターン重畳手段に出力する記憶手段とを具備したことを特徴とするガンマ補正回路。

【請求項2】 映像信号のブライト調整のためのブライト調整電圧の電圧値を示すデータ列を出力するブライト調整電圧発生手段と、

前記ブライト調整電圧に基づいて映像信号の直流レベルを調整して液晶パネルに供給するビデオ処理手段と、

前記液晶パネルの輝度特性に対する補正及びブラウン管のガンマ補正に対する逆補正を行うための補正データを記憶し入力映像信号のデータ列と前記ブライト調整電圧発生手段からのデータ列とを加算したデータ列によってアドレスが指定されて前記入力映像信号のデータ列に基づくビット数の前記補正データを前記ビデオ処理手段に出力する記憶手段とを具備したことを特徴とするガンマ補正回路。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、ガンマ補正回路に関し、特に、デジタル処理を行う液晶テレビジョン受像機に好適なガンマ補正回路に関する。

【0002】

【従来の技術】テレビジョン受像機等に採用するブラウン管は、ドライブ電圧とアノード電流との関係を示すドライブ特性が指数関数的に変化する。両者の対数をとると、ドライブ特性は所定の傾斜（ガンマ）を有する直線によって示すことができる。現在、テレビジョン放送においては、このようなブラウン管のリニアではない輝度特性（ガンマ特性）を、送信側のテレビカメラシステムによって補正するようになっている。これにより、受信側では輝度の良好な再現性を得ている。

【0003】しかし、現在のテレビジョン放送においては、受信側の表示装置として液晶パネルを用いることは考慮されていない。液晶パネルは、図5に示すように、ブラウン管とは異なる電圧－輝度特性（以下、V-T特性という）を有している。なお、図5はノーマリホワイトの例を示している。従って、液晶テレビジョン受像機では、このV-T特性を補正すると共に、送信側のテレ

ビカメラシステムによるガンマ特性の補正を逆補正する（以下、両補正を併せてガンマ補正という）必要がある。

【0004】従来、ガンマ補正はアナログ回路を用いて行うことが一般的であったが、図5に示すように、液晶パネルのV-T特性曲線は、ブラウン管のガンマ特性と異なり、1つの関数で表現することができない。このため、アナログ回路によるガンマ補正では補正精度が低いという欠点がある。高精細液晶プロジェクタ等のように映像信号をデジタル処理する装置では、アナログ回路に比して高い補正精度を得ることができる、デジタルのガンマ補正回路を採用している。

【0005】図6はこのような従来のガンマ補正回路を示すブロック図である。

【0006】入力端子1を介してRGB信号のうちの所定の1軸の映像信号を入力する。なお、他の2軸についての処理も同様であり説明を省略する。入力された映像信号をA/D変換器2に与えて8ビットのデジタル信号に変換する。ROM3は、液晶パネル8のガンマ補正を行うためのガンマ補正データを格納しており、A/D変換器2の出力によってアドレスを指定し、映像信号に応じたガンマ補正データを出力する。補正データは8ビット以上必要であり、例では8ビットとする。

【0007】図7は横軸に液晶パネルの駆動電圧をとり縦軸に補正値をとって、ガンマ補正特性を示す説明図である。図7とともにROM3に格納するガンマ補正データを説明する。

【0008】まず、図7に示すように、予め液晶パネル8の駆動領域を決定する。駆動領域内で、駆動電圧Vの最小値Vminを0とし、最大値Vmaxを255として、駆動電圧を8ビットのデジタル値で表す。また、駆動電圧Vmaxに対応する補正値Tの最大値をTmaxとし、駆動電圧Vminに対応する補正値Tの最小値をTminとして、補正値を8ビットのデジタル値で表す。ROM3にはこの駆動電圧Vによって示されるアドレスに、液晶パネル8のガンマ補正特性に基づく補正値をガンマ補正データとして格納している。つまり、入力映像信号のデジタル値でROM3のアドレスを指定することにより、ROM3からはガンマ補正されたデータを出力させることができる。

【0009】ROM3からのガンマ補正データはデジタル信号処理部4において所定のデジタル処理を施した後、D/A変換器5に与える。D/A変換器5は入力されたデジタル信号をアナログ映像信号に戻してビデオ処理部6に与える。なお、デジタル信号処理部4は、例えば、高精細液晶プロジェクタ等においては、倍速走査のための速度変換等の信号処理を行う。なお、デジタル信号処理部4は省略することもある。

【0010】ビデオ処理部6は入力された映像信号に所定の直流電圧を重畳してブライト調整を行った後、パネ

ル駆動部7に出力する。パネル駆動部7はビデオ処理された映像信号を所定の電圧に増幅し、交流反転処理して液晶パネル8に供給する。液晶パネル8はマトリクス状に配列された画素を有しており、各画素を入力された映像信号によって駆動することによって映像を表示する。このように、液晶パネル8には、液晶パネル8のV-T特性に対する補正及び送信側の補正に対する逆補正が行われた映像信号が与えられて、輝度の良好な再現性を得ている。

【0011】ところで、ROM3には予め設定した液晶パネル8の駆動領域内の駆動電圧に対する補正データを格納している。ところが、ユーザーがブライト調整を行うと、液晶パネル8の実際の駆動領域（以下、実駆動領域という）が変化し、図7に示す予め設定した駆動領域とずれてしまうことがある。そうすると、ROM3によるガンマ特性の補正が液晶パネル8のガンマ補正特性に適合しない。

【0012】そこで、ブライト調整を行った映像信号についてガンマ補正を行うことが考えられる。しかし、この場合には、ブライト調整により、ROM3に入力される信号の範囲が広くなり、ROM3に予め設定する駆動領域を広くする必要がある。しかし、広げた駆動領域を8ビットのデジタル値によって表現しようとする、映像信号のダイナミックレンジは8ビット未満のデジタル値で表現することになる。すなわち、SN比が劣化してしまうという問題がある。

【0013】逆に、映像信号のダイナミックレンジを8ビットで表現しようとする、駆動領域を広げた分だけビット数を増加させる必要がある。例えば、駆動領域を9ビットで表現すると、A/D変換器2以降のデジタル信号路を9ビットで構成する必要があり、現在標準である8ビットのデジタル素子を使用することができなくなる。例えば、デジタル信号処理部4において使用する映像メモリ等も8ビットデータ出力を有する標準的な素子を使用することができず、ハード規模が著しく増大してしまう。また、9ビット以上のA/D変換器及びD/A変換器は極めて高価であり、コストが著しく増加してしまう。

【0014】

【発明が解決しようとする課題】このように、上述した従来のガンマ補正回路においては、ユーザーのブライト調整によって予め設定した液晶パネルの駆動領域と実駆動領域とがずれてしまい、ガンマ補正が不適正なものになってしまうという問題点があった。また、ユーザーのブライト調整を考慮して、予め設定する駆動領域を広くすると、回路規模及びコストの増大を招来してしまうという問題点があった。

【0015】本発明は、ユーザーのブライト調整等によって液晶パネルの実駆動領域が変化した場合でも、回路規模及びコストの著しい増大を招くことなく正確なガン

マ補正を行うことができるガンマ補正回路を提供することを目的とする。

【0016】

【課題を解決するための手段】本発明に係るガンマ補正回路は、映像信号に所定レベルの検出パターンを重畳する検出パターン重畳手段と、この検出パターン重畳手段からの映像信号の直流レベルを調整して液晶パネルに供給するビデオ処理手段と、このビデオ処理手段からの映像信号に含まれる前記検出パターンを検出して前記液晶パネルの駆動領域を検出し検出結果のデータ列を出力する検出手段と、前記液晶パネルの輝度特性に対する補正及びブラウン管のガンマ補正に対する逆補正を行うための補正データを記憶し入力映像信号のデータ列と前記検出結果のデータ列とを加算したデータ列によってアドレスが指定されて前記入力映像信号のデータ列に基づくビット数の前記補正データを前記検出パターン重畳手段に出力する記憶手段とを具備したものである。

【0017】

【作用】本発明において、検出パターン重畳手段は所定レベルの検出パターンを映像信号に重畳する。ビデオ処理手段は検出パターン重畳手段からの映像信号の直流レベルを適宜調整して液晶パネルに供給し映像を表示させる。検出手段はビデオ処理手段からの映像信号に含まれる検出パターンのレベルから液晶パネルの駆動領域を検出し、検出結果のデータ列を出力する。このデータ列と入力映像信号のデータ列とを加算したデータ列によって、記憶手段のアドレスを指定する。記憶手段は液晶パネルの輝度特性に対する補正及び陰極線管のガンマ補正に対する逆補正を行うための補正データを記憶しており、アドレスが指定されて補正データを検出パターン重畳手段に与える。記憶手段のアドレスは液晶パネルの駆動領域に基づくものとなり、記憶手段は液晶パネルの駆動領域に対応した適正な補正データを出力する。

【0018】

【実施例】以下、図面を参照して本発明の実施例について説明する。図1は本発明に係るガンマ補正回路の一実施例を示すブロック図である。図1において図6と同一の構成要素には同一符号を付してある。

【0019】入力端子1にはRGB映像信号のうちの1軸の映像信号を入力する。この映像信号をA/D変換器2に与え、A/D変換器2は入力した映像信号を8ビットのデジタル信号に変換して加算器11に出力する。A/D変換器2からの8ビットの映像信号は、黒レベルが0であり、白レベルが255である。加算器11は後述する黒レベル検出部13からブライト調整による直流分の増加量を示す8ビットの信号も入力しており、2入力を加算して9ビットの信号をROM12に出力する。ROM12は液晶パネル8のV-T特性に対する補正及び送信側のブラウン管のガンマ補正に対する逆補正を行うためのガンマ補正データを格納している。

【0020】図2は横軸に駆動電圧をとり縦軸に補正值をとって、液晶パネル8に対するガンマ補正特性を示す説明図である。この図2を用いてROM12に格納するガンマ補正データを説明する。

【0021】ユーザーのブライト調整を考慮して、液晶パネル8に与える駆動電圧の可変範囲を9ビットのデジタル値で表現する。ROM12はこの9ビット分のアドレスを有している。9ビットの可変範囲のうち、映像信号のダイナミックレンジに対応した8ビット分のアドレスを駆動領域としてROM12に設定し、残りの8ビット分のアドレスはブライト調整を考慮したものとなっている。また、ROM12に格納する補正值の最小値 T_{min} と最大値 T_{max} との間の値を0乃至255の8ビットで表現する。すなわち、ROM12は図2の横軸の9ビットで指定されるアドレスに、図2の縦軸の8ビットのガンマ補正データを格納しており、加算器11出力によってアドレスが指定されてガンマ補正データを加算器14に出力する。

【0022】ROM12より出力される補正データのアドレスは、ブライト調整電圧により決定される黒レベルの値を n とすると、最小値 V_{min} は n 、最大値 V_{max} は $(255+n)$ となる。例えば、ブライト調整電圧が0Vで、黒レベルが最も低い場合は、 $n=0$ となり、ROM12が指定されるアドレスは0乃至255である。すなわち、映像信号の黒レベルによってROM12のアドレス0が指定され、白レベルによってROM12のアドレス255が指定される。逆にブライト調整電圧で黒レベルを最も上げた場合は $n=255$ となり、ROM12が指定されるアドレスは255乃至511である。加算器11は映像信号にブライト調整により決定された黒レベルのデータを加算してROM12のアドレスとしており、例えば、標準状態において黒レベルの値を n とし、ブライト調整によりデジタル値10だけ黒レベルを上げるとすると、映像信号の黒レベルによってROM12のアドレス $(n+10)$ が指定され、白レベルによってアドレス $(n+265)$ が指定される。すなわち、ROM12は所定の8ビット分のアドレスが指定されることになり、9ビットのアドレス入力に対して、8ビットの補正データを加算器14に出力する。

【0023】タイミング発生部15は映像信号の垂直又は水平帰線期間内の所定の期間にタイミングパルスが発生する。パターン発生部16はタイミング発生部15からのタイミングパルスのタイミングで黒レベル検出パターンを加算器14に出力する。黒レベル検出パターンの振幅は映像信号のダイナミックレンジである8ビットで表現可能な最大値255に設定する。加算器14はROM12からのガンマ補正された映像信号の帰線期間に黒レベル検出パターンを重畳してデジタル信号処理部4に出力する。デジタル信号処理部4は倍速走査のための速度変換等の所定の信号処理を行ってD/A変換器5に出力する。

D/A変換器5は入力されたデジタル信号をアナログ信号に変換してビデオ処理部6に与える。

【0024】ビデオ処理部6は、ユーザー操作に基づくコントラスト調整電圧及びブライト調整電圧が与えられており、入力された映像信号にコントラスト及びブライト調整を施してパネル駆動部7に出力する。すなわち、ビデオ処理部6はD/A変換器5からの映像信号にブライト調整に基づく所定のDC電圧（以下、ブライト調整電圧という）を付加し、黒レベルを変化させる。パネル駆動部7は入力された映像信号を液晶パネル8に適したレベルに増幅すると共に、交流反転させて液晶パネル8に与える。液晶パネル8は映像信号が各画素の駆動電圧として供給されて、表示画面に映像を表示するようになっている。

【0025】本実施例においては、パネル駆動部7の出力は減衰器17にも与えている。減衰器17はパネル駆動部7の出力を減衰させることにより、パネル駆動部7で増幅された映像信号のレベルをビデオ処理部6の出力レベルと同一にしてリミッタ18に出力する。ビデオ処理部6におけるブライト調整によって、減衰器17からの出力映像信号のダイナミックレンジは8ビットを越えており、リミッタ18は8ビットを越えた分の振幅を制限してA/D変換器19に与える。A/D変換器19はリミッタ18の出力をデジタルデータに変換して黒レベル検出部13に出力する。

【0026】黒レベル検出部13はタイミング発生部15からのタイミングパルスのタイミングで、A/D変換器19の出力映像信号から黒レベル検出パターンを抽出し、リミッタ18において制限されたレベル、すなわち、ビデオ処理部6において付加された黒レベルを求めて8ビットのデジタルデータとして加算器11に出力する。

【0027】次に、このように構成された実施例の動作について図3の波形図を参照して説明する。図3(a)はD/A変換器5の出力を示し、図3(b)はビデオ処理部6の出力を示し、図3(c)はパネル駆動部7の出力を示し、図3(d)は減衰器17の出力を示し、図3(e)はリミッタ18の出力を示し、図3(f)は黒レベル検出部13の出力を示している。

【0028】ROM12は入力されるアドレスデータに基づいてガンマ補正した映像信号を加算器14に出力する。一方、パターン発生部16は、映像信号の帰線期間のタイミングパルスのタイミングで、レベルが0の黒レベル検出パターンを発生して加算器14に出力する。すなわち、黒レベル検出パターンの振幅は映像信号のダイナミックレンジに等しい。加算器14は映像信号の帰線期間に黒レベル検出パターンを重畳してデジタル信号処理部4に出力する。デジタル信号処理部4の出力をD/A変換器5によってアナログ信号に変換してビデオ処理部6に与える。なお、D/A変換器5の出力は、図3(a)に示すように、黒レベルから白レベルに次第に変化する信

号であるものとする。

【0029】ビデオ処理部6はD/A変換器5の出力に所定のブライト調整電圧を付加して図3(b)に示す映像信号をパネル駆動部7に出力し、パネル駆動部7は入力された映像信号を増幅して、図3(c)に示す映像信号を液晶パネル8及び減衰器17に供給する。一方、減衰器17はパネル駆動部7の出力を減衰させてビデオ処理部6の出力と同一振幅にして、図3(d)に示す信号をリミッタ18に出力する。

【0030】図3(d)の8ビットのダイナミックレンジを越える部分の振幅は、ビデオ処理部6において付加したブライト調整電圧を示している。リミッタ18はこの部分(図3(e)の破線部)を制限して、A/D変換器19に出力する。A/D変換器19は入力された信号をデジタル信号に変換して黒レベル検出部13に出力する。黒レベル検出部13はタイミングパルスによって黒レベル検出パターンを抽出し、抽出した黒レベル検出パターンの振幅と8ビットの最大値255との差を求めることにより、ビデオ処理部6において付加した黒レベルを検出し、8ビットのデジタルデータとして加算器11に出力する。

【0031】加算器11は入力映像信号に8ビットの黒レベルのデータを加算してROM12のアドレスとして出力する。ROM12はアドレス入力に対応する補正値を加算器14を介してデジタル信号処理部4に出力する。デジタル信号処理部4からのガンマ補正された映像信号は、上述したように、ビデオ処理部6においてDC電圧が付加される。これにより、駆動電圧はDC電圧分だけシフトし、実駆動領域はROM12に設定した駆動領域に一致する。パネル駆動部7は実駆動領域の映像信号を増幅して液晶パネル8に与えて映像を表示させる。

【0032】このように、本実施例においては、映像信号に基づくA/D変換器2の出力と、ブライト調整に基づく黒レベルとの和によってアドレスを指定することにより、ユーザーのブライト調整等によって液晶パネルの駆動領域を変化させても、その駆動領域に応じた適正なガンマ補正が可能となる。また、この構成では、ROM12のアドレス入力は9ビットであるが、出力を8ビットに設定することができるので、汎用性が劣る9ビットのA/D変換器及びメモリ等を使用する必要もなく、回路規模の著しい増大を防止することができる。

【0033】図4は本発明の他の実施例を示すブロック図である。図4において図1と同一の構成要素には同一符号を付して説明を省略する。

【0034】本実施例は、図1と異なり、黒レベルを検

出するフィードバックループを設けていない。すなわち、図1の黒レベル検出部13、加算器14、タイミング発生部15、パターン発生部16、減衰器17、リミッタ18及びA/D変換器19を省略し、ブライト調整回路21及びA/D変換器22を設ける。ブライト調整回路21は、ユーザー操作に基づいて、ブライト調整による黒レベルの増加分を示す8ビットのデジタルデータを発生して加算器11及びD/A変換器22に出力する。D/A変換器22は入力されたデジタルデータをアナログ電圧に変換してブライト調整電圧としてビデオ処理部6に与えるようになっている。

【0035】このように構成された実施例においては、加算器11にはブライト調整によるDC電圧に応じたデジタルデータを与える。加算器11は映像信号にこの8ビットデジタルデータを加算してROM12のアドレスとして出力する。ROM12は、入力映像信号に対して、ビデオ処理部6におけるDC電圧の付加分だけシフトした補正値を出力する。これにより、ビデオ処理部6においてDC電圧が付加されると、実駆動領域がROM12に設定する駆動領域と一致する。

【0036】本実施例においては、図1の実施例と同様の効果を得ることができると共に、図1の実施例よりも回路を簡単なものとすることができるという利点がある。

【0037】

【発明の効果】以上説明したように本発明によれば、ユーザーのブライト調整等によって液晶パネルの実駆動領域が変化した場合でも、回路規模及びコストの著しい増大を招くことなく正確なガンマ補正を行うことができるという効果を有する。

【図面の簡単な説明】

【図1】本発明に係るガンマ補正回路の一実施例を示すブロック図。

【図2】図1中のROM12に格納する補正データを説明するための説明図。

【図3】実施例の動作を説明するための波形図。

【図4】本発明の他の実施例を示すブロック図。

【図5】液晶パネルの電圧-輝度特性を示すグラフ。

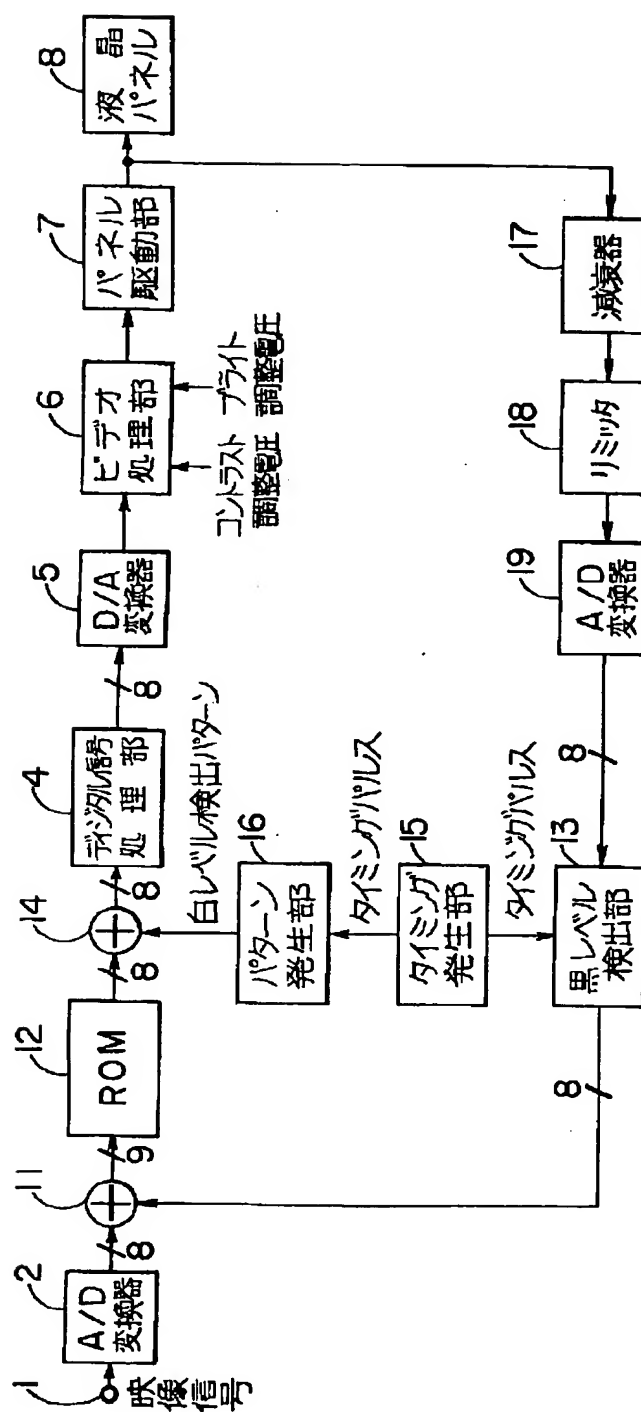
【図6】従来のガンマ補正回路を示すブロック図。

【図7】図6中のROM3に格納する補正データを説明するための説明図。

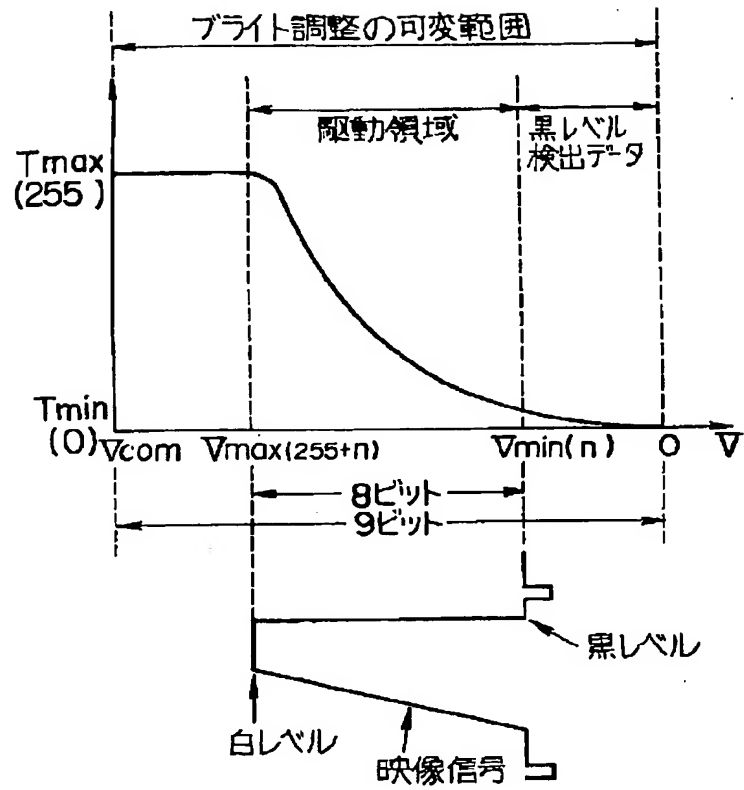
【符号の説明】

6…ビデオ処理部、7…パネル駆動部、8…液晶パネル、11、14…加算器、12…ROM、13…黒レベル検出部、16…パターン発生部、17…減衰器、18…リミッタ。

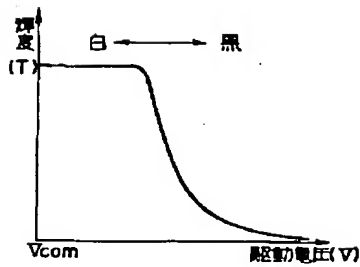
【图 1】



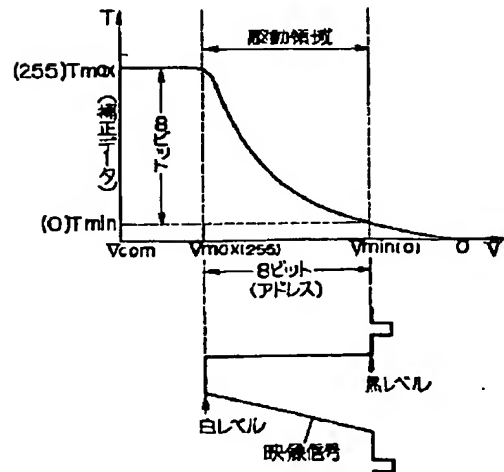
【図2】



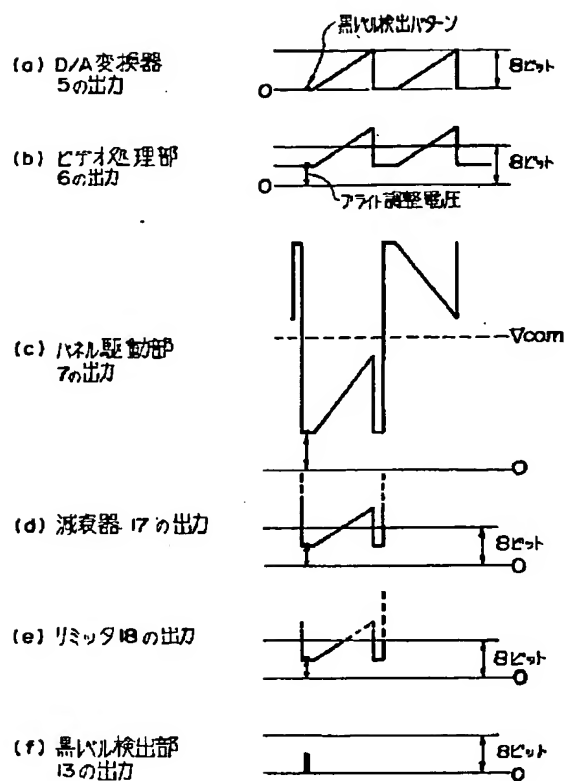
【図5】



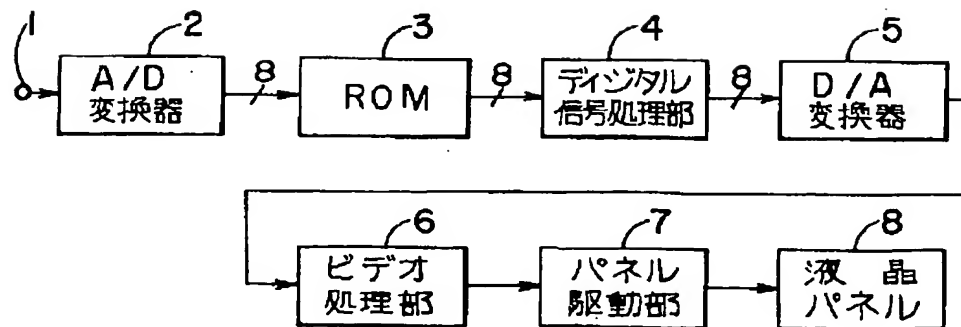
【図7】



【図3】



【図6】



【図4】

